



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02260484 A**

(43) Date of publication of application: 23 . 10 . 90

(51) Int. Cl. **H01S 3/18**(21) Application number: **01078414**

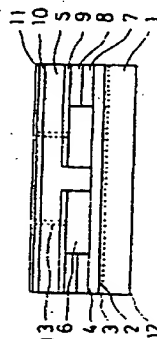
(22) Date of filing: 31 . 03 . 89

(71) Applicant: **TOSHIBA CORP**(72) Inventor: **OTSUKA KAZUAKI  
KINOSHITA JUNICHI**(54) **SEMICONDUCTOR LIGHT EMITTING ELEMENT** COPYRIGHT: (C)1990,JPO&Japio

## (57) Abstract:

**PURPOSE:** To reduce a threshold value current and an electrode contact resistance by providing a hollow region having a predetermined shape adjacent to a current-carrying region of a second clad layer and a layer having a current blocking function outside the hollow region.

**CONSTITUTION:** An N-type InP buffer layer 2, an InGaAsP active layer 3 and a P-type InP clad layer 4 are piled up from top of an N-type InP substrate 1. A P-type InP clad layer 5 to become a current-carrying region, a hollow region 6 disposed outside the layer 5, a P-type InGaAsP layer 7 disposed outside the region 6, an N-type InGaAsP layer 8, a current blocking layer made of an N-type InP layer 9 are provided thereon. The current-carrying region is limited to the layer 5 to realize a gain guiding mechanism, and the region 6 is provided to realize a refractive index guiding mechanism. Thus, a threshold value current is reduced, and a stable single lateral mode can be obtained.



(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

第2839539号

(45) 発行日 平成10年(1998)12月16日

(24) 登録日 平成10年(1998)10月16日

(51) Int.Cl.<sup>6</sup>

H01S 3/18

識別記号

FI

H01S 3/18

請求項の数2(全4頁)

(21) 出願番号 特願平1-78414

(22) 出願日 平成1年(1989)3月31日

(65) 公開番号 特開平2-260484

(43) 公開日 平成2年(1990)10月23日

審査請求日 平成8年(1996)2月1日

(73) 特許権者 999999999

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 大塚 一昭

神奈川県横浜市磯子区新杉田町8 株式  
会社東芝横浜事業所内

(72) 発明者 木下 順一 (GcD)

神奈川県横浜市磯子区新杉田町8 株式  
会社東芝横浜事業所内

(74) 代理人 弁理士 外川 英明 (外1名)

審査官 小原 博生

(54) 【発明の名称】 半導体発光素子とその製造方法

1

(57) 【特許請求の範囲】

【請求項1】 半導体基板上に形成された活性層と、  
この活性層上に形成される第1のクラッド層と、  
この第1のクラッド層上に形成され、かつリッジ部を有  
する第2のクラッド層とを具備する半導体発光素子にお  
いて、

前記第2のクラッド層のリッジ部に隣接して所定の形状  
を有する中空領域と、

前記中空領域の外側に電流阻止機能を有する層とを具備  
することを特徴とする半導体発光素子。

【請求項2】 半導体基板上に活性層、第1のクラッド層  
を順次結晶成長する工程と、  
電流阻止機能を有する層を第1のクラッド層の上に積層  
する工程と、

この電流阻止機能を有する層を、前記第1のクラッド層

2

を除去しないように前記第1のクラッド層に達するまで  
部分的に除去し、溝を形成する工程と、

この溝の中、および前記電流阻止機能を有する層の上に  
第2のクラッド層を形成する工程と、

前記電流阻止機能を有する層のうち、前記溝の側面に隣  
接する部分を選択的にエッチングして、中空にする工程  
とを具備することを特徴とする半導体発光素子の製造方  
法。

【発明の詳細な説明】

〔発明の目的〕

(産業上の利用分野)

本発明は、光通信、光情報処理用光源である半導体発  
光素子に関する。

(従来の技術)

最近の光通信、光情報処理用の光源として、半導体レ

10

3

ーザおよびLEDが極めて重要な役割を果たしている。これらの半導体レーザおよびLED等の発光素子には、低電流動作可能で、高効率、高出力、特にレーザ素子には安定した単一横モード発振等の特性が望まれている。また、信頼性が高く、製造プロセスが簡単で高歩留りであることも強く要求されている。

一般に、半導体レーザ素子の場合、導波路の形態により利得導波機構と屈折率導波機構を有するものの2つに大きく分かれる。屈折率導波路が活性層に垂直な方向に屈折率差をつけているのに対し、利得導波路は活性層に平行な方向に注入電流の流れる領域を制限し、この方向でのレーザ利得に空間的な差をつけている。活性層に平行な方向の屈折率変化は、屈折率導波機構の場合は階段状であり、利得導波機構の場合は傾斜状である。屈折率導波路を有する典型的な例は、BH (Buried Hetero Structure)、PBH (Planar Buried Hetero Structure)、DC-PBH (Double Channel Planar Buried Hetero Structure) 構造であり、利得導波路を有する典型的な例は、電極ストライプレーザ、プレーナストライプレーザである。

ところで、発光素子の特性に大きく影響する要素の1つとして、結晶成長の方法がある。活性層およびその側面の結晶性への影響を考慮すると、結晶成長の方法は次の2つに分けられる。1つは、DH成長を行い、活性層を含む通電領域を形成した後に、埋め込み成長を行なう方法で、BH、PBH、DC-PBH構造などに利用されている。もう1つは半導体多層構造を形成した後に、表面に溝を形成し、そこにクラッド層を介して活性層を成長させる方法で、VIPS (V-grooved Innerstripe on P type Substrate)、PBC (P-substrate Buried Crescent) 構造などに利用されている。前者では埋め込み成長前に活性層の側面が大気中および高温水素雰囲気中に晒される。後者では溝の側面は成長がし難いために、活性層の厚さが中心より薄い端の部分にストレスが生じるようになる。このため両者とも、活性層およびその側面の結晶性に問題があり、素子の寿命、リーク電流などの原因となる。

さて、利得導波機構と屈折率導波機構の2つの導波機構を兼ね備え、また活性層の側面が大気中および高温水素雰囲気中に晒されことなく平坦なバッファ層の上に製作でき、素子の寿命が長く、活性層の側面を通して流れるリーク電流を防ぐことできる半導体レーザとして、リッジ型構造の半導体レーザが提案されている。

リッジ型構造のレーザ素子は、第4図に示すように、基板21上に、クラッド層22、活性層23、クラッド層24、コンタクト層30を有し、活性層23の上のクラッド層24にストライプ状のリッジを形成した後に、リッジの頂上部分以外を絶縁膜25で覆い、電極26を形成したものである。即ち、導波機構としては、電流の流れる領域をリッジの下活性層23付近のみに制限し、またクラッド層24の厚さの変化により屈折率差をつけたものである。

4

このリッジ型構造の導波路は、屈折率導波機構と利得導波機構の2つの機構の長所を同時に有するもので、横モードが安定に存在し、しかも単一横モードを満足する活性層部分の幅の許容範囲が広く、幅の設計及び制御が容易である。また、放射光ファースト・フィールド・パターンも滑らかなものが得られる。従って、通常のBH構造のレーザ素子では避けられない、活性層幅の許容範囲の狭さと活性層界面の高温水素雰囲気中での長時間放置という問題が解決される。

10 (発明が解決しようとする課題)

上記の利点を持つリッジ型構造の発光素子も次のような欠点がある。

①電極の接触抵抗を小さく保つためにコンタクト層の幅を十分に広くする必要があるが、第4図に示すように、構造上の制約から活性層の幅も必然的に広くなり、しきい値電流が高く横モードの単一化が制御できなくなってしまうという問題が生じる。

②リッジの平坦部27およびリッジの頂上28と活性層との距離により、等価的屈折率が大幅に変化するので、それらの距離の高精度な制御が要求されるが、現在のプロセス技術では再現性などの点で大きな問題がある。

③リッジ構造における段差側面への絶縁膜および電極材料を被着するのが困難である。

本発明は、上記の問題を解決し、しきい値電流と電極接触抵抗を小さくでき、かつ工程が簡単で再現性よく信頼性の高い発光素子を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

本発明は、活性層の直上の半導体層の電流通電領域以外の1部を中空にし、その外側は電流阻止機能を有する半導体層によって形成したものである。また、その中空領域を電流素子機能を有する半導体層のエッチングにより形成するものである。

(作 用)

本発明は、活性層の直上の半導体層の電流通電領域に隣接する領域を中空にし、その外側は電流阻止機能を有する半導体層によって形成しているので、しきい値電流を低減しかつ安定した単一横モードを得るのに十分であるように活性層の幅を狭くすることができる。更に、活性層の側面を高温で水素雰囲気中に長時間放置しないので信頼性も向上する。また、従来のリッジ型構造と異なり、段差側面への蒸着もしくは堆積が不要でプレーナ技術で容易に電極プロセスが可能となる。

(実施例)

以下、本発明をInGaAsP系レーザ素子に適用した一実施例を図面を参照して説明する。

第1図は本発明の一実施例によるリッジ型構造を有する発光素子の断面図である。本実施例の発光素子は、n-InP基板1上に、n-InPバッファ層2、InGaAsP活性層3、p-InPクラッド層4を積層した上に、電流通電領域と

50

5

なる p-InP クラッド層 5、その外側を中空領域 6、更にその外側に p-InGaAsP 層 7、n-InGaAsP 層 8、n-InP 層 9 からなる電流阻止層を設けている。そして、p-InGaAsP のコンタクト層 10 を介して p 側電極 11 が、また n-InP 基板 1 の裏面に n 側電極 12 が形成されている。

この発光素子では、電流通電領域を p-InP クラッド層 5 に制限し利得導波機構を、また中空領域 6 を設けることにより屈折率導波機構を実現している。

次に、上記実施例の発光素子の製造方法を第 2 図を参照し説明する。

まず、n-InP 基板 1 の上に、n-InP バッファ層 2、ノンドープ InGaAsP 活性層 3、p-InP クラッド層 4、p-InGaAsP 7、n-InGaAsP 8、n-InP 層 9 (厚さ約  $0.5\mu\text{m}$ ) を順次エピタキシャル成長させる (第 2 図 (a))。

次に、フォトリソ工程により例えば  $\text{SiO}_2$  膜からなるエッチングマスクを形成し、 $\text{HCl}$  で n-InP 9 を、n-InGaAsP 8 に達するところまでエッチングする。更に、 $\text{H}_2\text{SO}_4\text{--H}_2\text{O}_2\text{--H}_2\text{O}$  のエッチャントで、p-InGaAsP 7、n-InGaAsP 8 を、p-InP クラッド層 4 に達するところまでエッチングして、所定の形状のストライプ状の溝 15 を形成する。この溝 15 の幅は約  $1.5\mu\text{m}$  とした。この部分が後に電流通電領域となり、リッジ部に反転形成される (第 2 図 (b))。

このようにして形成した溝 15 および n-InP 9 の上に、p-InP クラッド層 5 を成長させ、更にその上に p-InGaAsP のコンタクト層 10 を成長させて全面を覆う (第 2 図 (c))。

この後、フォトリソ工程により例えば  $\text{SiO}_2$  膜からなるエッチングマスクを形成し、 $\text{H}_2\text{SO}_4\text{--H}_2\text{O}_2\text{--H}_2\text{O}$  と  $\text{HCl}$  のエッチャントを順次に用いて、n-InP 9 に達するまでエッチングして、溝 15 の両脇にストライプ状の小さい穴 13 を形成する。更に、この小さい穴 13 より  $\text{H}_2\text{SO}_4\text{--H}_2\text{O}_2\text{--H}_2\text{O}$  のエッチャントで、p-InGaAsP 7、n-InGaAsP 8 の 1 部に、p-InP クラッド層 5 のリッジ部に隣接するような中空を形成する。

次に、n-InP 基板 1 の裏面と p-InGaAsP のコンタクト層 10 の表面に導電金属層を被着して電極 11、12 を形成する。このときエッチャント注入口 13 は狭く、また中空領域が広いので、電極は中空領域の側面に付着せず、電流の短絡は起こらない (第 2 図 (d))。

上述の本発明のリッジ型構造を有する発光素子は、発光領域である活性層の幅を十分に狭くでき、しきい値電流が低く、高出力時においても安定した単一横モードを得ることができ、また信頼性が良い。更に、電流阻止層

6

により全面電極構造とすることが可能であるため、そのプロセスが容易であり、素子の歩留りも著しく高い。

第 3 図に、本実施例のリッジ型構造を有する半導体レーザの電流-光出力特性を示す。曲線 A は本実施例によるもの、また曲線 B は従来のリッジ型構造を有する半導体レーザによるものである。従来のリッジ型構造を有する半導体レーザの電流-光出力特性と比較して、本実施例によるものはしきい値電流が  $15\text{mA}$  と低く、量子効率も大幅に向上する。

また従来の BH 構造の発光素子の寿命が、加速劣化試験の結果約  $3 \times 10^5$  時間であるのに対し、本発明のリッジ型構造を有する発光素子の寿命は、 $2 \times 10^6$  時間となり信頼性が大幅に向上したことが確認された。

なお本発明の発光素子は、InP 系半導体だけでなく、他の半導体を用いても実施することができる。また、製造方法で用いられた結晶成長およびエッチング方法は、気相成長およびドライエッチングでも実施することができる。

また、半導体レーザだけではなく円柱状の電流注入領域として面発光 LED の電流狭窄にも応用が可能である。

【発明の効果】

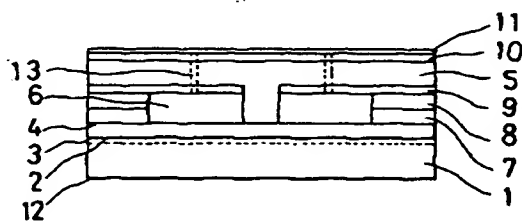
本発明の発光素子は、低電流、高効率で動作する。特にレーザ素子に適用した場合は、安定した単一横モード発振が得られる。また、信頼性が非常に高く、しかも製作工程が容易で、高歩留りで発光素子が製造できる。

【図面の簡単な説明】

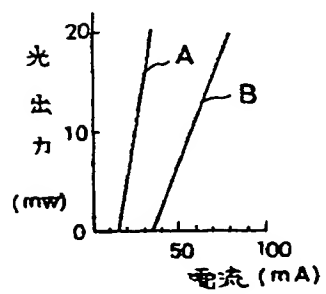
第 1 図は本発明の一実施例であるリッジ型構造を有する発光素子の断面図、第 2 図は第 1 図の製作工程を示す図、第 3 図は第 1 図の発光素子の電流-光出力特性を示す図、第 4 図は従来のリッジ型構造を有する発光素子の断面図である。

- 1 ..... n-InP 基板
- 2 ..... n-InP バッファ層
- 3 ..... ノンドープ InGaAsP 活性層
- 4 ..... p-InP クラッド層
- 5 ..... p-InP クラッド層
- 6 ..... 中空領域
- 7 ..... p-InGaAsP の電流阻止層
- 8 ..... n-InGaAsP の電流阻止層
- 9 ..... n-InP の電流阻止層
- 10 ..... p-InGaAsP のコンタクト層
- 11 ..... p 側電極層
- 12 ..... n 側電極層
- 13 ..... 穴

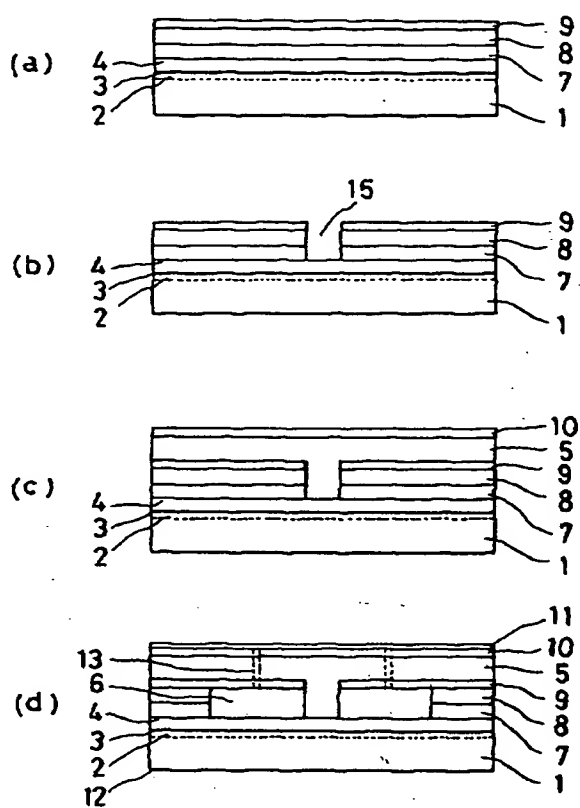
【第1図】



【第3図】



【第2図】



【第4図】

